日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 8月 7日

出 願 番 号 Application Number:

特願2003-289008

[ST. 10/C]:

Applicant(s):

[J P 2 0 0 3 - 2 8 9 0 0 8]

出 願 人

株式会社東芝



特許庁長官 Commissioner, Japan Patent Office 2003年 9月 2日





【書類名】 特許願 【整理番号】 APB033132 【提出日】 平成15年 8月 7日 【あて先】 特許庁長官殿 【国際特許分類】 H01L 21/00 G03F 7/24 【発明者】 【住所又は居所】 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝 横浜事業 所内 【氏名】 伊藤 仁 【特許出願人】 【識別番号】 000003078 【氏名又は名称】 株式会社 東芝 【代理人】 【識別番号】 100083806 【弁理士】 【氏名又は名称】 三好 秀和 【電話番号】 03-3504-3075 【選任した代理人】 【識別番号】 100068342 【弁理士】 【氏名又は名称】 三好 保男 【選任した代理人】 【識別番号】 100100712 【弁理士】 【氏名又は名称】 岩▲崎▼ 幸邦 【選任した代理人】 【識別番号】 100100929 【弁理士】 【氏名又は名称】 川又 澄雄 【選任した代理人】 【識別番号】 100108707 【弁理士】 【氏名又は名称】 中村 友之 【選任した代理人】 【識別番号】 100095500 【弁理士】 【氏名又は名称】 伊藤 正和 【選任した代理人】 【識別番号】 100101247 【弁理士】 【氏名又は名称】 高橋 俊一 【選任した代理人】

【識別番号】

【納付金額】

【氏名又は名称】

【予納台帳番号】

【弁理士】

【手数料の表示】

100098327

高松 俊雄

001982

21,000円

出証特2003-3071598

【提出物件の目録】

【物件名】 特許請求の範囲 1

 【物件名】
 明細書 1

 【物件名】
 図面 1

 【物件名】
 要約書 1

【書類名】特許請求の範囲

【請求項1】

透明基板と、

前記透明基板上の一部の領域に配置された第1のマスクパターンと、

前記透明基板上の、前記一部の領域と異なる領域に配置された第2のマスクパターンと

前記第1のマスクパターン上に設けられ、前記第2のマスクパターンより前記第1のマスクパターンの焦点位置を深くする光学的膜厚を有する透光性膜

とを備えることを特徴とするフォトマスク。

【請求項2】

前記透光性膜の膜厚と屈折率の積で決まる光学的膜厚が、前記第1及び第2のマスクパターンが転写される領域の被加工膜の下層に配置されたパターン密度差に起因して前記被加工膜表面に発生する系統的段差に対応することを特徴とする請求項1に記載のフォトマスク。

【請求項3】

前記光学的膜厚と前記系統的段差との差の絶対値が、投影光学系の実効焦点深度以下であることを特徴とする請求項2に記載のフォトマスク。

【請求項4】

前記透光性膜が、多層膜であることを特徴とする請求項2に記載のフォトマスク。

【請求項5】

前記多層膜を構成する各々の透光性膜の前記光学的膜厚の和と前記系統的段差との差の 絶対値が、投影光学系の実効焦点深度以下であることを特徴とする請求項4に記載のフォ トマスク。

【請求項6】

前記透光性膜が、レジスト膜を含むことを特徴とする請求項1~5のいずれか1項に記載のフォトマスク。

【請求項7】

前記透明基板上の更に他の領域に、更に第3のマスクパターンが配置され、前記第3のマスクパターンが転写される領域の前記被加工膜の下層に配置されたパターン密度に起因して前記被加工膜表面に更に発生する前記系統的段差に対応する前記光学的膜厚の他の透光性膜を更に有することを特徴とする請求項2~5のいずれか1項に記載のフォトマスク

【請求項8】

基板上に設けられた孤立パターン及び密集パターンを覆う被加工膜上にフォトレジスト 膜を塗布する工程と、

第1及び第2のマスクパターンを有し、前記第1のマスクパターン上に焦点位置を深くする光学的膜厚を有する透光性膜が形成されたフォトマスクを用いて前記フォトレジスト膜を露光し、前記第1及び第2のマスクパターンを前記孤立パターン及び前記密集パターンの位置に対応する領域の前記フォトレジスト膜にそれぞれ転写する工程

とを含むことを特徴とするパターン形成方法。

【請求項9】

前記フォトレジスト膜を塗付する前に前記被加工膜を平坦化することを特徴とする請求項8に記載のパターン形成方法。

【請求項10】

前記透光性膜の膜厚と屈折率の積で決まる光学的膜厚が、前記孤立パターン及び前記密集パターンのパターン密度差に起因して前記被加工膜表面に発生する系統的段差に対応することを特徴とする請求項8又は9に記載のパターン形成方法。

【請求項11】

前記光学的膜厚と前記系統的段差との差の絶対値が、投影光学系の実効焦点深度以下であることを特徴とする請求項10に記載のパターン形成方法。

【請求項12】

前記密集パターンは、異なるパターン密度を有する第1及び第2の密集パターンを含み、異なる前記パターン密度に対応して更に発生する他の前記系統的段差に対応する前記光学的膜厚の他の透光性膜が前記第1及び第2の密集パターンのいずれかに対応する前記第2のマスクパターンの領域上に設けられることを特徴とする請求項10又は11に記載のパターン形成方法。

【請求項13】

孤立パターン及び密集パターンを有する半導体基板上に、前記孤立パターン及び前記密集パターンのパターン密度差に起因した系統的段差を表面に有する被加工膜を形成する工程と、

前記被加工膜上にフォトレジスト膜を塗布する工程と、

第1及び第2のマスクパターンを有し、前記第1のマスクパターン上に焦点位置を深くする光学的膜厚を有する透光性膜が形成されたフォトマスクを用いて前記フォトレジスト膜を露光し、前記第1及び第2のマスクパターンを前記孤立パターン及び前記密集パターンの位置に対応する領域の前記フォトレジスト膜にそれぞれ転写して第1及び第2のフォトレジストパターンを形成する工程と、

前記第1及び第2のフォトレジストパターンをマスクとして、前記被加工膜を加工する 工程

とを含むことを特徴とする半導体装置の製造方法。

【請求項14】

前記フォトレジスト膜を塗付する前に前記被加工膜を平坦化する工程を更に含むことを 特徴とする請求項13に記載の半導体装置の製造方法。

【請求項15】

前記透光性膜の膜厚と屈折率の積で決まる光学的膜厚が、前記被加工膜表面の系統的段 差に対応することを特徴とする請求項13又は14に記載の半導体装置の製造方法。

【請求項16】

前記光学的膜厚と前記系統的段差との差の絶対値が、投影光学系の実効焦点深度以下であることを特徴とする請求項15に記載の半導体装置の製造方法。

【請求項17】

前記密集パターンは、異なるパターン密度を有する第1及び第2の密集パターンを含み、異なる前記パターン密度に対応して更に発生する他の前記系統的段差に対応する前記光学的膜厚の他の透光性膜が前記第1及び第2の密集パターンのいずれかに対応する前記第2のマスクパターンの領域上に設けられることを特徴とする請求項15又は16に記載の半導体装置の製造方法。

【書類名】明細書

【発明の名称】フォトマスク、パターン形成方法及び半導体装置の製造方法 【技術分野】

[0001]

本発明は、リソグラフィ技術に関し、特にフォトマスク、及びそのフォトマスクを用いたパターン形成方法、半導体装置の製造方法に関する。

【背景技術】

[0002]

半導体装置の回路パターンを形成する場合、半導体基板上の被加工膜上にフォトレジストなどの感光材料を塗布し、ステッパなどの縮小投影露光装置を用いて露光し、現像を行う。屈折光学系型露光装置を用いる場合、光源から出た光は照明光学系と投影光学系によって、両光学系間に設置されたフォトマスクの回路パターンをフォトレジスト膜に忠実に縮小投影する。現像により回路パターンが転写されたフォトレジストパターンが被加工膜上に形成される。フォトレジストパターンをマスクとして、例えば反応性イオンエッチング(RIE)を用いて被加工膜を加工する。その結果、回路パターンが被加工膜に形成される。

[0003]

一般的に露光装置の光学系の解像度は光源波長に比例するため、半導体装置の回路パターンの微細化に伴い露光装置に使用される光源波長は短波長化している。また、光学系の焦点深度も光源波長に比例しており、短波長化に伴い、焦点深度は浅くなる。実際には、焦点合わせを阻害する種々の要因のため実効的な焦点深度は更に減少する(例えば、非特許文献 1 参照)。一方、半導体装置が形成される半導体基板上の被加工膜や被加工膜の下層を構成している下地膜等は必要に応じ化学的機械的研磨(CMP)技術等により平坦化が行われ、露光時の焦点位置調整が適切に行われるよう整えられる。しかし、CMP技術では、例えば密配線上の層間絶縁膜と粗配線上の層間絶縁膜間に生じる系統的段差を低減することは一般的に困難である。このような系統的段差が生じた密配線及び粗配線上の層間絶縁膜両方に焦点を合わせることが困難となる。その結果、一方に焦点ぼけが発生し、適切なフォトレジストパターンが形成されない問題がある。このような系統的段差の問題に対して、粗配線パターン領域にダミーパターンを配置する方法が提案されている(例えば、特許文献 1 及び 2 参照)。

【特許文献1】特開平10-223634 (第3-4頁、第1図)

【特許文献2】特開平7-74175 (第4-6頁、第1図)

【非特許文献1】井上、他、電子デバイス国際会議テクニカルダイジェスト (IEDM T echnical Digest.)、1999年、p. 809-812

【発明の開示】

【発明が解決しようとする課題】

[0004]

しかし、粗配線パターン領域にパターンレイアウト上適切なダミーパターンを容易に配置できない場合もあり、焦点合わせに十分な平坦性を確保することは困難である。また、半導体集積回路パターンの微細化の進展による、露光光源の短波長化により、焦点深度はますます浅くなる。したがって、粗配線パターン領域にダミーパターンを配置してCMP技術を適用しても系統的段差の発生は完全には抑制されないため、焦点深度に対して十分な平坦性を確保するのが困難となっている。このように、露光装置の焦点深度が系統的段差に対して不十分になるため、所望の寸法のパターンが転写されなかったり、ショート・オープンといったパターン忠実性の破綻、レジストパターンの倒れや飛散といった欠陥発生等により、パターン形成工程能力や半導体装置の製造歩留まりが著しく低下する。

[0005]

本発明は、このような課題を解決し、系統的段差が形成された被加工膜に対して適切なマスクパターンの転写ができ、パターン形成工程能力の向上や半導体装置の製造歩留まりの向上が可能なフォトマスク、パターン形成方法及び半導体装置の製造方法を提供するこ

とにある。

【課題を解決するための手段】

[0006]

上記課題を解決するため、本発明の第1の態様は、(イ)透明基板と、(ロ)透明基板上の一部の領域に配置された第1のマスクパターンと、(ハ)透明基板上の、一部の領域と異なる領域に配置された第2のマスクパターンと、(ニ)第1のマスクパターン上に設けられ、第2のマスクパターンより第1のマスクパターンの焦点位置を深くする光学的膜厚を有する透光性膜とを備えるフォトマスクであることを要旨とする。

[0007]

本発明の第2の態様は、(イ) 基板上に設けられた孤立パターン及び密集パターンを覆う被加工膜上にフォトレジスト膜を塗布する工程と、(ロ) 第1及び第2のマスクパターンを有し、第1のマスクパターン上に焦点位置を深くする光学的膜厚を有する透光性膜が形成されたフォトマスクを用いてフォトレジスト膜を露光し、第1及び第2のマスクパターンを孤立パターン及び密集パターンの位置に対応する領域のフォトレジスト膜にそれぞれ転写する工程とを含むパターン形成方法であることを要旨とする。

[0008]

本発明の第3の態様は、(イ)孤立パターン及び密集パターンを有する半導体基板上に、孤立パターン及び密集パターンのパターン密度差に起因した系統的段差を表面に有する被加工膜を形成する工程と、(ロ)被加工膜上にフォトレジスト膜を塗布する工程と、(ハ)第1及び第2のマスクパターンを有し、第1のマスクパターン上に焦点位置を深くする光学的膜厚を有する透光性膜が形成されたフォトマスクを用いてフォトレジスト膜を露光し、第1及び第2のマスクパターンを孤立パターン及び密集パターンの位置に対応する領域のフォトレジスト膜にそれぞれ転写して第1及び第2のフォトレジストパターンを形成する工程と、(ニ)第1及び第2のフォトレジストパターンをマスクとして、被加工膜を加工する工程とを含む半導体装置の製造方法であることを要旨とする。

【発明の効果】

[0009]

本発明によれば、系統的段差が形成された被加工膜に対して適切なマスクパターンの転写ができ、パターン形成工程能力の向上や半導体装置の製造歩留まりの向上が可能なフォトマスク、パターン形成方法及び半導体装置の製造方法を提供することが可能となる。

【発明を実施するための最良の形態】

$[0\ 0\ 1\ 0\]$

以下図面を参照して、本発明の形態について説明する。以下の図面の記載において、同一または類似の部分には同一または類似の符号が付してある。但し、図面は模式的なものであり、厚みと平面寸法との関係、各層の厚みの比率等は現実のものとは異なることに留意すべきである。したがって、具体的な厚みや寸法は以下の説明を参酌して判断すべきものである。また図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることは勿論である。

$[0\ 0\ 1\ 1]$

本発明の実施の形態に係るフォトマスク52は、図1に示すように、透明基板70と、透明基板70上に配置された第1のマスクパターン84及び第2のマスクパターン86と、第1のマスクパターン84が配置されたパターン領域に設けられた膜厚がtの透光性膜88とを備える。第1のマスクパターン84として、第1のマスク部84a、84bが図1に示す断面図に現れ、第2のマスクパターン86として、第2のマスク部86a~86gが図1に示す断面図に現れている。また、図1の紙面左側に示すフォトマスク52の端部では、透明基板70表面に配置されたマスク部材膜72上に遮光膜73が設けられている。透明基板70には、鏡面研磨処理がなされた石英ガラス等が用いられる。第1のマスク部84a、84b、第2のマスク部86a~86g、及びマスク部材膜72には、例えばモリブデンシリサイド(MoSi2)のハーフトーン位相シフト膜等が用いられる。ハーフトーン位相シフト膜に用いるMoSi2膜は、例えば露光光に対して6%の透過率を



有し、位相差が180度生じる厚さにしてある。遮光膜73には、クロム(Cr)等の金属膜等が用いられる。また、透光性膜88には、スピンオングラス(SOG)等の酸化シリコン(SiO2)を含む膜等が用いられる。

$[0\ 0\ 1\ 2]$

本発明の実施の形態に用いる露光装置は、図2に示すように、走査型エキシマレーザ縮小投影露光装置で、縮小率は1/4としている。なお、説明の便宜上、露光装置の縮小率を1/4としているが、任意の縮小率でもよいことは勿論である。また、露光装置として、逐次移動露光装置(ステッパ)等であってもよいことは勿論である。光源30は、波長入:248nmのクリプトンフロライド(KrF)エキシマレーザである。光源30から照射される露光光は、フライアイレンズ31、開口絞り32、ミラー33、コンデンサレンズ34等を含む照明光学系35を介しフォトマスク52に入射する。投影光学系36は、フォトマスク52上の第1及び第2のマスクパターン84、86を半導体基板50上に投影結像させる。フォトマスク52及び半導体基板50は、それぞれマスクステージ38及び基板ステージ39に設置される。フォトマスク52の第1及び第2のマスクパターン84、86に焦点が合うように、マスクステージ38及び基板ステージ39が光軸方向に沿って位置合わせされる。主制御系40は、予め設定されたデータをもとに、光源30の出射光量を制御し、また、マスクステージ38及び基板ステージ39それぞれを、マスクステージ駆動系41及び基板ステージ駆動系41及び基板ステージ駆動系41及び基板ステージ駆動し、光軸に直交する面内の位置決めをして露光を行う。

[0013]

露光装置の投影光学系36の焦点深度DOFは、レイリーの式により、

 $DOF = k_2 * \lambda / (NA)^2 \cdot \cdot \cdot (1)$

と表せる。ここで k_2 はプロセス係数であり、NAは開口数である。式 (1) より算出される焦点深度DOFは、約250nmである。例えば、装置要因として、レンズ収差やフォトマスク平坦度に起因する像面湾曲、焦点位置の再現性あるいは焦点制御の安定性等があり、基板要因として、素子パターンによる段差、被露光基板の平坦度等がある。ここで、素子パターンのパターン密度差により発生する段差を、「系統的段差」と定義し、系統的段差に割り当てられる焦点深度を実効焦点深度Dとする。したがって、実効焦点深度Dは、式 (1) で算出される焦点深度DOFの10~15%程度と減少する。

$[0\ 0\ 1\ 4\]$

半導体基板50に、例えばランダムロジック回路等のような孤立パターン領域とダイナミックランダムアクセスメモリ(DRAM)回路やスタティックランダムアクセスメモリ(SRAM)回路等のような密集パターン領域が混載された半導体装置では、孤立パターン領域と密集パターン領域上に堆積される絶縁膜等の被加工膜にはパターン密度に応じた系統的段差が発生する。系統的段差が、実効焦点深度Dより大きくなる場合、CMPにより平坦化が行われる。しかし、ランダムロジック回路等のような孤立パターン領域、及びDRAM回路やSRAM回路等のような密集パターン領域のパターン密度差により発生する系統的段差は、CMPで実効焦点深度D以下に平坦化することは困難である。したがって、透光性膜が設けられていない通常のフォトマスクを用いて、例えば第2のマスクパターン86を密集パターン領域の被加工膜表面に焦点合わせすると、第1のマスクパターン84の焦点位置は、孤立パターン領域の被加工膜表面から実効焦点深度以上にはずれるため、適切なマスクパターンの加工が不可能となる。

[0015]

本発明の実施の形態では、孤立パターン領域に転写される第1のマスクパターン84の領域に透光性膜88が設けられている。透光性膜88の屈折率は空気の屈折率(約1)よりも大きく、透光性膜88の光学的膜厚は厚くなる。その結果、透光性膜88を透過する露光光の光路長は、光学的膜厚分だけ長くなる。透光性膜88の光路長を、上記した絶縁膜の系統的段差に相当するようにすれば、第1のマスクパターン84の焦点位置を孤立パターン領域の被加工膜表面に合わすことができる。

[0016]

最適な透光性膜88の膜厚tは、

 $t = S/n \cdot \cdot \cdot (2)$

と表わされる。ここで、Sは系統的段差であり、nは透光性膜88の露光光波長における屈折率である。また、透光性膜88の光学的膜厚Tは、

 $T = n*t \cdot \cdot \cdot (3)$

で表される。

$[0\ 0\ 1\ 7]$

したがって、透光性膜88の光学的膜厚Tを、系統的段差Sに合わせれば、投影される第1及び第2のマスクパターン84、86の焦点は、それぞれの被加工膜表面に位置する。したがって、最適なマスクパターンの転写が可能となる。また、投影される第1のマスクパターン84の焦点位置を、系統的段差Sだけ低い被加工膜表面から実効焦点深度Dの範囲内になるような光学的膜厚Tを有する透光性膜88を用いても、孤立パターン領域の被加工膜表面への第1のマスクパターン84の転写が可能となる。即ち、透光性膜88の光学的膜厚Tと系統的段差Sとの差が、次式で示すように、実効焦点深度Dの範囲

 $|T-S| \leq D \cdot \cdot \cdot \cdot (4)$

であればよい。実施の形態では、SOG膜のKrF光波長:248nmでの屈折率nは1.52である。例えば、実効焦点深度Dが、約30nmであり、系統的段差Sとして約70nmであるとする。この場合、透光性膜880光学的膜厚Tは、約 $40\sim100nm$ となる。したがって、透光性膜88は、約 $30\sim65nm$ の膜厚tで成膜すればよい。

[0018]

本発明の実施の形態では、パターン密度の差により形成された系統的段差Sを有する半導体基板50表面の被加工膜に対して、投影されるマスクパターンの焦点を、被加工膜表面の実効焦点深度の範囲内に位置させる透光性膜を有するマスクパターン領域が設けられたフォトマスク52を用いて、マスクパターンを転写する。したがって、系統的段差Sが形成された被加工膜に対して適切なマスクパターンの転写ができ、パターン形成工程能力の向上や半導体装置の製造歩留まりの向上が図れる。

[0019]

次に、本発明の実施の形態に係るフォトマスク52の作製方法を、図3~図11を用いて説明する。

[0020]

(イ)図3に示すように、石英ガラス等の透明基板70の表面に、例えば、スパッタ法により $MoSi_2$ 等のマスク部材膜72及びCr等の遮光膜73を、例えばそれぞれ100nmの厚さで堆積する。

[0021]

(ロ)まず、遮光膜73の表面に電子線(EB)レジストを塗布し、電子線描画装置を用い、図4に示すように、第1のEBレジストマスク74a、74bを有する第1のEBレジストパターン74、及び第2のEBレジストマスク76a~76gを有する第2のEBレジストパターン76を形成する。図4の紙面左側の透明基板70の端部の遮光膜73上には、EBレジスト膜77を形成する。

[0022]

(ハ) 第1及び第2のレジストパターン74、76及びEBレジスト膜77をマスクとして、遮光膜73及びマスク部材膜72の一部を、例えば、RIE等のドライエッチング法により選択的に加工した後、第1及び第2のレジストパターン74、76及びEBレジスト膜77を除去し、図5に示すように、第1の遮光部78a、78bと第1のマスク部84a、84bとの第1の積層パターン79、及び第2の遮光部80a~80gと第2のマスク部86a~86gとの第2の積層パターン81を形成する。また、透明基板70の端部には、遮光膜73およびマスク部材膜72が残される。

[0023]

(二)次に、第1及び第2の積層パターン79、81が形成された透明基板70の表面に、同様にEBレジストを塗布し、電子線描画装置を用い、図6に示すように、第1及び

第2の遮光部78a、78b、80a~80gが露出したEBレジスト膜82を形成する。透明基板70端部の遮光膜73は、後述するアライメントマーク領域以外はEBレジスト膜82で覆われている。

[0024]

(ホ) EBレジスト膜82をマスクとして、第1及び第2の遮光部78a、78b、80a~80gを、例えば、ドライエッチング法により除去する。この後EBレジスト膜82を除去して、図7に示すように、第1及び第2のマスク部84a、84b、86a~86gが形成された第1及び第2のマスクパターン84、86を形成する。形成された第1及び第2のマスクパターン84、86には、欠陥検査、あるいは欠陥修正後、洗浄等の工程が実施される。なお、透明基板70端部の遮光膜73には、一部にアライメントマークが形成される。

[0025]

(へ)第1及び第2のマスクパターン84、86が形成された透明基板70表面に、図8に示すように、SOG膜等の透光性膜88を塗布する。更に、塗布された透光性膜88の表面にEBレジストを回転塗布し、電子線描画装置を用いて、第2のマスクパターン86及び透明基板70端部の遮光膜73上に開口部を設けたEBレジスト膜90を形成する

[0026]

(ト) その後、EBレジスト膜90をマスクとして、フッ酸(HF)水溶液を主成分とするウェットエッチング法により、図9に示すように、第2のマスクパターン86及び透明基板70端部の遮光膜73上の透光性膜88を選択的に除去する。この後EBレジスト膜90を除去して、第1のマスクパターン84を含む領域に透光性膜88が形成されたフォトマスク52が作製される。

[0027]

(チ)透光性膜88が形成されたフォトマスク52は、必要に応じて異物検査等が行われ、図10及び図11に示すように、透明基板70の端部の遮光膜73上に設けられたペリクルフレーム96に露光光に対して透明なペリクル94が、第1及び第2のマスクパターン84、86を含むマスクパターン領域91を覆うように設置される。また、透明基板70の端部の遮光膜73には複数のアライメントマーク92が形成されている。

[0028]

このように、実施の形態によれば、系統的段差が形成された被加工膜に対して適切なマスクパターンの転写ができ、パターン形成工程能力の向上や半導体装置の製造歩留まりの向上が可能なフォトマスクの作製が可能となる。

[0029]

[0030]

実施の形態に係るフォトマスクの作製方法は、上記した方法に限定されない。例えば、他のフォトマスクの作成方法として、上記した工程(イ)~(ホ)の終了後に、図12に示すように、第1及び第2のマスクパターン84、86が形成される。図8のSOG膜等の透光性膜88に代えて、図13に示すように、EBレジストの透光性膜88aを回転塗布する。その後、電子線描画装置を用い、図14に示すように、第1のマスクパターン8

4 を含む領域に透光性膜88 a が形成されたフォトマスク52 a が作製される。EBレジスト膜は、波長が248 n mの露光光に対する屈折率が1.48であり、減衰係数が約0.005と十分小さく透光性膜88 a として用いることができる。

[0031]

例えば、実効焦点深度 Dが、約50 n m であり、系統的段差 S として約100 n m であるとする。この場合、透光性膜 8 8 a の光学的膜厚 T は、約50~150 n m となる。したがって、透光性膜 8 8 は、約35~100 n m の膜厚 t で成膜すればよい。フォトマスク52 a の作製方法では、透光性膜 8 8 の塗布やリソグラフィによる透光性膜 8 8 のエッチング加工が省略され、E B レジスト膜の透光性膜 8 8 a の露光及び現像工程だけと簡略化でき、作製コストの低減が可能となる。

[0032]

また、更に他のフォトマスクの作成方法として、上記した工程(イ)~(ホ)の終了後工程(へ)と同様に、第1及び第2のマスクパターン84、86が形成された透明基板70の表面に、図15に示すように、SOG膜等の第1の透光性膜88bを塗布する。更に、塗布された第1の透光性膜88bの表面にEBレジストを回転塗布し、電子線描画装置を用いて、第2のマスクパターン86に開口部を設けたEBレジスト膜の第2の透光性膜88cを形成する。その後、第2の透光性膜88cをマスクとして、HF水溶液を主成分とするウェットエッチング法により、図16に示すように、第2のマスクパターン86領域の第1の透光性膜88bを選択的に除去する。このようにして、第1のマスクパターン84を含む領域に第1及び第2の透光性膜88b、88cが形成されたフォトマスク52bが作製される。フォトマスク52bでは、光学的膜厚Tは、第1及び第2の透光性膜88b、88cの和となる。

[0033]

このように、実施の形態に係る他のフォトマスクの作製方法によっても、系統的段差が 形成された被加工膜に対して適切なマスクパターンの転写ができ、パターン形成工程能力 の向上や半導体装置の製造歩留まりの向上が可能なフォトマスクの作製が可能となる。

[0034]

本発明の実施の形態に係るパターン形成方法を、図17~図21を用いて説明する。説明では、図1及び図2に示したフォトマスク52及び露光装置を用いている。フォトマスク52の透光性膜88の厚さは約30nmであり、光学的膜厚Tは、約50nmとしてある。

[0035]

(イ) 例えば、コバルトシリサイド($CoSi_2$)、ニッケルシリサイド($NiSi_2$) あるいは高融点金属等をスパッタ法等で堆積し、リソグラフィ技術等を用いて、図17に示すように、半導体基板50表面に、第1の配線54a~54cを有する孤立パターン54と、第2の配線56a~56hを有する密集パターン56を形成する。ここで、孤立パターン54は、例えば、ロジック回路のゲートやゲート配線程度の低パターン密度である。一方、密集パターン56は、DRAM回路やSRAM回路の駆動トランジスタ、ワード線あるいはビット線等の高パターン密度である。

[0036]

(ロ)このようにして、半導体基板50上に形成された孤立パターン54及び密集パターン56を覆う被加工膜として、図18に示すように、例えばボロフォスフォシリケートグラス(BPSG)等の絶縁膜58をCVD法等により堆積する。絶縁膜58の堆積厚さは、孤立パターン54の領域では、600nmとなる。しかし、密集パターン56の領域では、密集パターン56のパターン密度に応じて絶縁膜58が孤立パターン54の領域より厚く堆積する。その結果、孤立パターン54及び密集パターン56の領域間に、例えば100nm以上の系統的段差Stが生じる。

[0037]

(ハ) 密集パターン 5 6 領域で高パターン密度により厚く堆積した絶縁膜 5 8 を平坦化するため、CMPを用いて絶縁膜 5 8 を表面から約 2 0 0 n m研磨する。CMPでは、絶

縁膜58が薄い孤立パターン54の領域も、密集パターン56領域に比べて遅い研磨速度で研磨される。その結果、図19に示すように、絶縁膜58aが平坦化され、孤立パターン54及び密集パターン56の領域間の系統的段差Sが減少する。平坦化で形成された系統的段差Sは、例えば50nmである。

[0038]

(二)次に、図20に示すように、絶縁膜58aを加工する際のマスクとして用いられるフォトレジスト膜62を絶縁膜58a上に回転塗布する。

[0039]

(ホ)フォトレジスト膜62が塗布された半導体基板50及びフォトマスク52を露光装置の基板ステージ39及びマスクステージ38上にそれぞれ設置し、図10のフォトマスク52のアライメントマーク92を用いて、マスクステージ駆動系41、基板ステージ駆動系42により初期位置あわせを実施する。その後、密集パターン56の領域のフォトレジスト膜62の表面に焦点を合わせて露光し、フォトマスク52の第2のマスクパターン86を投影する。第1のマスクパターン84は、透光性膜88により光学的膜厚Tが約50mmとしてあるため、孤立パターン54領域のフォトレジスト膜62の表面に焦点がほぼ合わせられて投影される。露光が終了した後、フォトレジスト膜62の現像を行い、図21に示すように、絶縁膜58a上に第1のフォトレジストマスク66a~66gを含む第2のフォトレジストパターン64、及び第2のフォトレジストマスク66a~66gを含む第2のフォトレジストパターン66が形成される。

[0040]

その結果、露光後のレジストパターン欠陥密度は、透光性膜 8.8 なしのフォトマスクを用いた場合、1.0 個/c m^2 であるのに対し、実施の形態に係るフォトマスク 5.2 を用いれば欠陥密度はほぼ 0 個/c m^2 と向上する。本発明の実施の形態においては、上述したように、被加工膜として絶縁膜 5.8 a を用いたが、絶縁膜 5.8 a に堆積した C u あるいは A 1 等の配線金属、あるいはポリシリコン等の導電膜や、S i 3 N 4 等の絶縁膜も加工の対象としてよいことは勿論である。

[0041]

また、上記した説明では、フォトマスク52の透光性膜88の光学的厚さTを、CMP処理後の絶縁膜58aの系統的段差Sと同程度にしている。しかし、透光性膜88の光学的厚さTは、系統的段差Sに限定されるものではない。例えば、説明に用いたフォトマスク52の焦点深度DOFは、透光性膜88のない第2のマスクパターン86領域では約250nmであるが、透光性膜88が形成された第1のマスクパターン84領域では330nmと、約30%増加する。実効焦点深度Dも透光性膜88が形成された第1のマスクパターン84領域で30%増加し、約30nmから約40nmとなる。したがって、透光性膜88の膜厚tとして、約7nm~60nmの範囲であればよいことになる。

[0042]

このように、実施の形態によれば、系統的段差が形成された被加工膜に対して適切なマスクパターンの転写ができ、パターン形成工程能力の向上や半導体装置の製造歩留まりの向上が可能となる。

[0043]

(半導体装置の製造方法)

本発明の実施の形態に係る半導体装置の製造方法では、図22に示すように、ロジックパターン領域98等の孤立パターン及び複数のメモリパターン領域99a~99c等の密集パターンが混載して設けられたパターン領域100を例として説明する。簡単のため、それぞれ一つの孤立パターン及び密集パターンを例示して説明するが、孤立パターン及び密集パターンがぞれぞれ複数であってもよいことは勿論である。また、説明では、図1及び図2で示したフォトマスク52および露光装置を用いている。

[0044]

(イ) 半導体基板 5 0 表面のロジックパターン領域 9 8 に、例えばシャロウトレンチアイソレーション技術等により、図 2 3 に示すように、S i O₂層等の分離領域 1 0 2 a ~

102 dを形成する。その後、例えばコバルトシリサイド($CoSi_2$)、ニッケルシリサイド($NiSi_2$)あるいは高融点金属等をスパッタ法等で堆積する。リソグラフィ技術等を用いて、分離領域102 b、102 cの間の半導体基板50上に図示しないゲート絶縁膜を介してゲート104 a、及び分離領域102 d上にゲート配線104 bが設けられた孤立パターン104を形成する。同時に、半導体基板50上に第1のメモリ配線106 a~106 hが設けられた密集パターン106を、例えば図22に示したメモリパターン領域99 cに形成する。更に、イオン注入技術等を用いて、高濃度に不純物が添加された拡散領域であるソース/ドレイン領域103 a、103 bを、分離領域102 b、102 c及びゲート104 aの間にそれぞれ形成する。

[0045]

(ロ)孤立パターン104及び密集パターン106が形成された半導体基板50表面に、図24に示すように、例えばBPSG等の絶縁膜108をCVD法等により堆積する。絶縁膜108の堆積厚さは、孤立パターン104の領域では、600nmである。しかし、密集パターン106の領域では、密集パターン106のパターン密度に応じて絶縁膜108が孤立パターン104の領域より厚く堆積する。その結果、孤立パターン104及び密集パターン106の領域間に、例えば100nm以上の系統的段差Stが生じる。

[0046]

(ハ)密集パターン106領域で高パターン密度により厚く堆積した絶縁膜108を平坦化するため、CMPを用いて絶縁膜108を表面から約200nm研磨する。その結果、図25に示すように、絶縁膜108aが平坦化され、孤立パターン104及び密集パターン106の領域間の系統的段差Sが減少する。平坦化で形成された系統的段差Sは、例えば50nmである。

[0047]

(二)被加工膜である絶縁膜108aの表面にフォトレジストを回転塗布する。その後、半導体基板50及び、図1のフォトマスク52と同様に、式(4)の条件を満たす光学的膜厚Tの透光性膜を孤立パターン104領域に投影するマスクパターン領域に設けたスルーホール用フォトマスクを露光装置に装着する。リソグラフィ技術により、図26に示すように、孤立パターン104領域に第1の開口部114a~114dを有する第1のフォトレジスト開口パターン114、及び密集パターン106領域に第2の開口部116a~116hを有する第2のフォトレジスト開口パターン116を形成する。透光性膜の光学的膜厚Tは、約50nmと系統的段差Sと同程度であるため、第1及び第2のフォトレジスト開口パターン114、116は、所望の形状に形成される。第1の開口部114a~114dの位置は、それぞれゲート104a、ゲート配線104b、ソース/ドレイン領域103a、103bに対応している。また、第2の開口部116a~116hの位置は、それぞれ第1のメモリ配線106a~106hに対応している。

[0048]

(ホ)次に、フォトレジスト膜110をマスクとして、第1及び第2のフォトレジスト開口パターン114、116下の絶縁膜108aに、RIE技術等を用いてスルーホールを形成し、図27に示すように、ゲート104a、ゲート配線104b、ソース/ドレイン領域103a、103bに接続された第1のプラグ118a~118d、及び第1のメモリ配線106a~106hに接続された第2のプラグ119a~119hを、例えばリフロースパッタ法等によるCuあるいはA1等の金属で埋め込む。第1及び第2のプラグ118a~118d、119a~119hが埋め込まれた絶縁膜108a上に、スパッタ118a~118d、119a~119hが埋め込まれた絶縁膜108a上に、スパッタ法等により、CuあるいはA1等の被加工膜120を堆積する。その結果、新たに系統的段差Ssが、孤立パターン104及び密集パターン106の領域間に形成される。堆積した被加工膜120の表面にフォトレジストを回転塗布した半導体基板50、及び系統的段差Ssに対応する光学的膜厚Tの透光性膜を孤立パターン104領域に投影するマスクパターン領域に設けた配線用フォトマスクを露光装置に装着する。リソグラフィ技術により、第1のフォトレジストマスク124a~124人を有する第1のフォトレジストパターン126を形成する。第1のフォトレジスト

マスク124a~124dは、それぞれ第1のプラグ118a~118dの位置に対応する位置に形成される。第2のフォトレジストパターン126は、例えば、DRAMのビットラインに対応したストライプ状であり、第2のプラグ119a~119h全体を覆うように形成されている。

[0049]

(へ) 第1及び第2のフォトレジストパターン124、126をマスクとしてRIE技術等により被加工膜120を選択的に除去し、図28に示すように、第1のプラグ118 $a\sim118$ dに接続された素子配線134 $a\sim134$ dを有する上部配線134、及び第2のプラグ119 $a\sim119$ hに接続された第2のメモリ配線136を形成する。

[0050]

このように、実施の形態によれば、系統的段差が形成された被加工膜に対して適切なマスクパターンの転写ができ、パターン形成工程能力が向上し、半導体装置の製造歩留まりの向上が可能となる。

$[0\ 0\ 5\ 1]$

(その他の実施の形態)

上記のように、本発明の実施の形態を記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者にはさまざまな代替実施の形態、実施例及び運用技術が明らかとなろう。

[0052]

本発明の実施の形態においては、密集パターン領域が一つの場合について説明したが、 パターン密度の異なる複数の密集パターン領域でもよいのは勿論である。例えば、図29 に示すように、第1の配線54a、54bを有する孤立パターン54に対して、第2の配 線55a~55fを有する第1の密集パターン55と、第3の配線57a~57dを有す る第2の密集パターン57が設けられているとする。ここで、第2の密集パターン57に 比べ、第1の密集パターン55のほうがパターン密度が高いとする。孤立パターン54と 第1及び第2の密集パターン55、57との間にそれぞれ形成される系統的段差Sa、S bは、第1及び第2の密集パターン55、57のパターン密度に応じた段差となる。系統 的段差SaとSbの差が大きく、例えば、図1に示したフォトマスク52の透光性膜88 の光学的膜厚Tあるいは実効焦点深度Dでは適切なパターンの転写ができない場合も生じ る。このような場合は、図30に示すようなフォトマスク52cを用いる。フォトマスク 5 2 c は、孤立パターン 5 4 上に投影される第 1 のマスク部 1 4 4 a 、 1 4 4 b を有する 第1のマスクパターン144と、第1の密集パターン55上に投影される第2のマスク部 145a~145cを有する第2のマスクパターン145と、第2の密集パターン57上 に投影される第3のマスク部147a~147cを有する第3のマスクパターン147を 備えている。フォトマスク52cでは、屈折率がnムの第1の透光性膜88dを膜厚tムと して、第1及び第3のマスクパターン144、147の領域に形成する。更に、屈折率が ngの第2の透光性膜88eを膜厚tgとして、第1のマスクパターン144上に形成する 。第1の透光性膜88dの光学的膜厚Tム=nム*tムを、孤立パターン54に対する第1 及び第2の密集パターン55、57の系統的段差Sa及びSbの差(Sa-Sb)と同程 度とする。また、第2の透光性膜88eの光学的膜厚TB=nB* tBを、孤立パターン5 4と第2の密集パターン57との系統的段差Sbと同程度とする。即ち、第1のマスクパ ターン144上の第1及び第2の透光性膜88d、88eによる複合膜の光学的膜厚(T A+TB)は、孤立パターン54及び第1の密集パターン55間の系統的段差Saと同程度 となる。したがって、フォトマスク52cを用いて、第2のマスクパターン145を第1 の密集パターン55上に形成された被加工膜の表面に焦点合わせすれば、第1及び第3の マスクパターン144、147は、孤立パターン54及び第2の密集パターン57上に形 成された被加工膜の表面に焦点ぼけを起すことなく投影される。

[0053]

また、第1及び第2の透光性膜88d、88eによる複合膜の光学的膜厚(TA+TB)は、系統的段差Saと同程度でなくてもよい。系統的段差Saが、投影される第1のマス



クパターン144の実効焦点深度Dの範囲内であれば、孤立パターン領域の被加工膜表面に第1のマスクパターン144の転写が可能となる。具体的には式(4)に対応して、

 $|(T_A+T_B)-S_a| \leq D \cdot \cdot \cdot (5)$

であればよい。

[0054]

更に密集パターン領域が、3領域以上ある場合でも、同様に、各密集パターンのパターン密度に応じて発生する系統的段差と同程度の光学的膜厚の透光性膜を用いればよい。また、複数の系統的段差が、式(4)あるいは式(5)の条件を満たす範囲の場合は、同じ光学的膜厚の透光性膜を用いることができる。

[0055]

このように、本発明はここでは記載していないさまざまな実施の形態等を含むことは勿論である。したがって、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係わる発明特定事項によってのみ定められるものである。

【図面の簡単な説明】

[0056]

- 【図1】本発明の実施の形態に係るフォトマスクの概略断面図である。
- 【図2】本発明の実施の形態の説明に用いる露光装置の構成図である。
- 【図3】本発明の実施の形態に係るフォトマスクの作製工程の一例を示す断面工程図 (その1)である。
- 【図4】本発明の実施の形態に係るフォトマスクの作製工程の一例を示す断面工程図 (その2)である。
- 【図 5 】本発明の実施の形態に係るフォトマスクの作製工程の一例を示す断面工程図 (その 3) である。
- 【図 6 】本発明の実施の形態に係るフォトマスクの作製工程の一例を示す断面工程図 (その 4) である。
- 【図7】本発明の実施の形態に係るフォトマスクの作製工程の一例を示す断面工程図 (その5)である。
- 【図8】本発明の実施の形態に係るフォトマスクの作製工程の一例を示す断面工程図 (その6)である。
- 【図9】本発明の実施の形態に係るフォトマスクの作製工程の一例を示す断面工程図 (その7)である。
- 【図10】本発明の実施の形態に係るフォトマスクの一例を示す平面概略図である。
- 【図11】図10に示したフォトマスクのAA断面を示す図である。
- 【図12】本発明の実施の形態に係るフォトマスクの作製工程の他の例を示す断面工程図(その1)である。
- 【図13】本発明の実施の形態に係るフォトマスクの作製工程の他の例を示す断面工程図(その2)である。
- 【図14】本発明の実施の形態に係るフォトマスクの作製工程の他の例を示す断面工程図(その3)である。
- 【図15】本発明の実施の形態に係るフォトマスクの作製工程の更に他の例を示す断面工程図(その1)である。
- 【図16】本発明の実施の形態に係るフォトマスクの作製工程の更に他の例を示す断 面工程図(その2)である。
- 【図17】本発明の実施の形態に係るパターン形成方法の一例を示す断面工程図 (その1)である。
- 【図18】本発明の実施の形態に係るパターン形成方法の一例を示す断面工程図 (その2)である。
- 【図19】本発明の実施の形態に係るパターン形成方法の一例を示す断面工程図 (その3) である。
- 【図20】本発明の実施の形態に係るパターン形成方法の一例を示す断面工程図(そ

- の4)である。
- 【図21】本発明の実施の形態に係るパターン形成方法の一例を示す断面工程図 (その5)である。
- 【図22】本発明の実施の形態の説明に用いるロジックパターン及びメモリパターン 領域を混載したパターン領域のレイアウトの一例を示す図である。
- 【図23】本発明の実施の形態に係る半導体装置の製造方法の一例を示す断面工程図 (その1)である。
- 【図24】本発明の実施の形態に係る半導体装置の製造方法の一例を示す断面工程図(その2)である。
- 【図25】本発明の実施の形態に係る半導体装置の製造方法の一例を示す断面工程図(その3)である。
- 【図26】本発明の実施の形態に係る半導体装置の製造方法の一例を示す断面工程図(その4)である。
- 【図27】本発明の実施の形態に係る半導体装置の製造方法の一例を示す断面工程図(その5)である。
- 【図28】本発明の実施の形態に係る半導体装置の製造方法の一例を示す断面工程図(その6)である。
- 【図29】本発明のその他の実施の形態に係る半導体装置の概略断面図である。
- 【図30】本発明のその他の実施の形態に係るフォトマスクの概略断面図である。

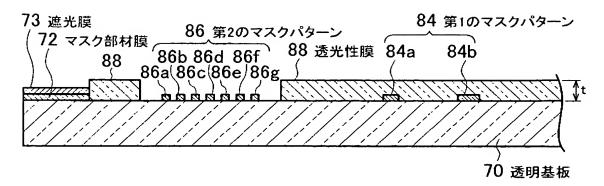
【符号の説明】

- [0057]
- 30 光源
- 31 フライアイレンズ
- 32 開口絞り
- 33 ミラー
- 34 コンデンサレンズ
- 35 照明光学系
- 36 投影光学系
- 38 マスクステージ
- 39 基板ステージ
- 40 主制御系
- 41 マスクステージ駆動系
- 42 基板ステージ駆動系
- 50 半導体基板
- 52、52a~52c フォトマスク
- 54 孤立パターン
- 54a~54c 第1の配線
- 55 第1の密集パターン
- 55a~55f、56a~56h 第2の配線
- 56 密集パターン
- 57 第2の密集パターン
- 57a~57d 第3の配線
- 58、58a、58b、108、108a 絶縁膜
- 62、110 フォトレジスト膜
- 64、124 第1のフォトレジストパターン
- 64a、64b、124a~124d 第1のフォトレジストマスク
- 66、126 第2のフォトレジストパターン
- 66 a ~ 66 g 第2のフォトレジストマスク
- 70 透明基板
- 72 マスク部材膜

- 73 遮光膜
- 74 第1のEBレジストパターン
- 74a、74b 第1のEBレジストマスク
- 76 第2のEBレジストパターン
- 76a~76g 第2のEBレジストマスク
- 77、82、90 EBレジスト膜
- 78a、78b 第1の遮光部
- 79 第1の積層パターン
- 80a~80g 第2の遮光膜
- 81 第2の積層パターン
- 84、144 第1のマスクパターン
- 84a、84b、144a、144b 第1のマスク部
- 86、145 第2のマスクパターン
- 86 a~86g、145 a~145 c 第2のマスク部
- 88、88a~88c 透光性膜
- 88 b、88 d 第1の透光性膜
- 88 c 、88 e 第2の透光性膜
- 91 マスクパターン領域
- 92 アライメントマーク
- 94 ペリクル
- 96 ペリクルフレーム
- 98 ロジックパターン領域
- 99a~99c メモリパターン領域
- 100 パターン領域
- 102a~102d 分離領域
- 103a、103b ソース/ドレイン領域
- 104 孤立パターン
- 104a ゲート
- 104b ゲート配線
- 106 密集パターン
- 106a~106h 第1のメモリ配線
- 114 第1のフォトレジスト開口パターン
- 114a~114d 第1の開口部
- 116 第2のフォトレジスト開口パターン
- 116a~116h 第2の開口部
- 118a~118d 第1のプラグ
- 119a~119h 第2のプラグ
- 120 被加工膜
- 134 上部配線
- 134a~134d 素子配線
- 136 第2のメモリ配線
- 147 第3のマスクパターン
- 147a~147c 第3のマスク部

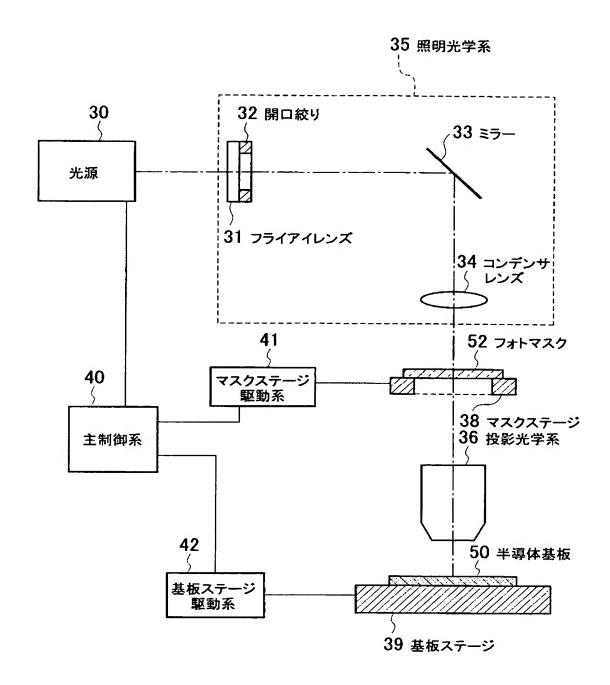
【書類名】図面【図1】

52 フォトマスク



84a, 84b:第1のマスク部 86a~86g:第2のマスク部

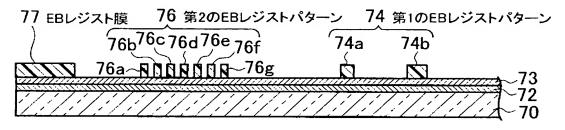
[図2]



【図3】

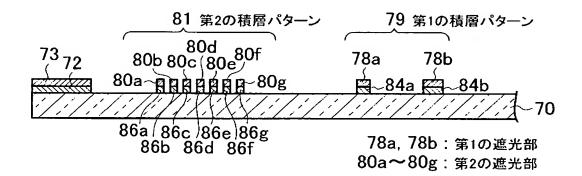
73 72 71 72

【図4】

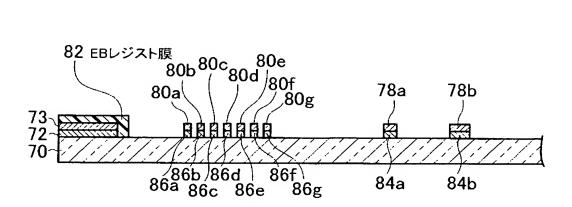


74a, 74b:第1のEBレジストマスク76a~76g:第2のEBレジストマスク

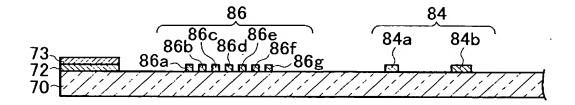
【図5】



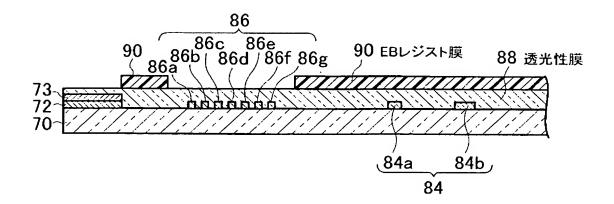
【図6】



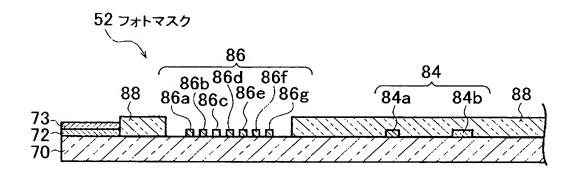
【図7】



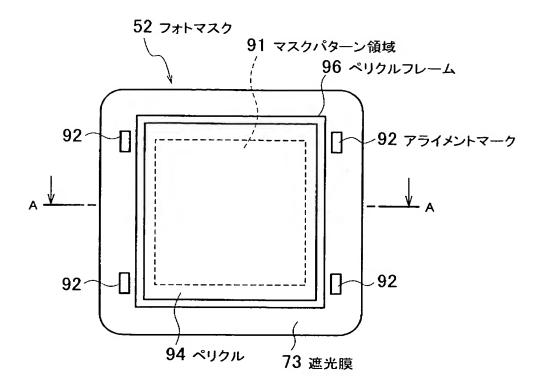
【図8】



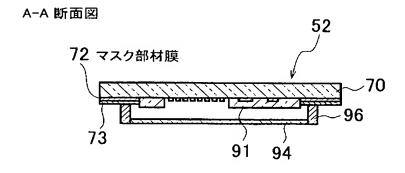
【図9】



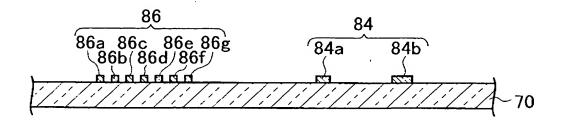
【図10】



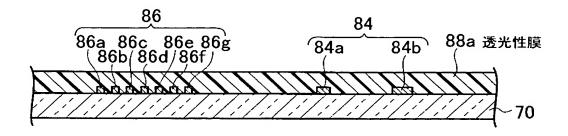
【図11】



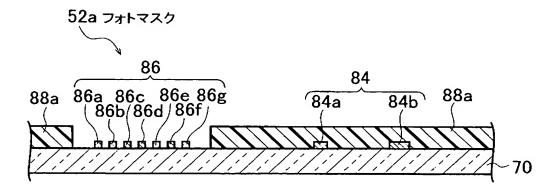
【図12】



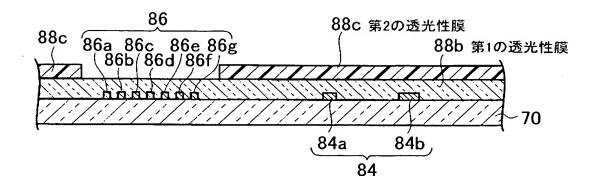
【図13】



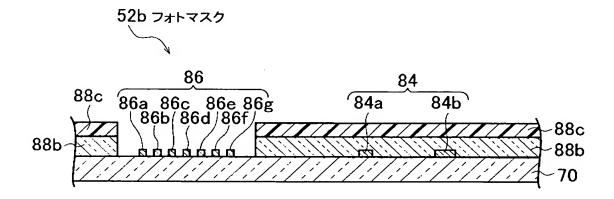
【図14】



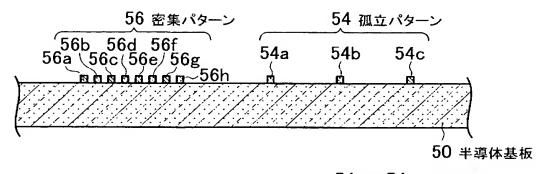
【図15】



【図16】

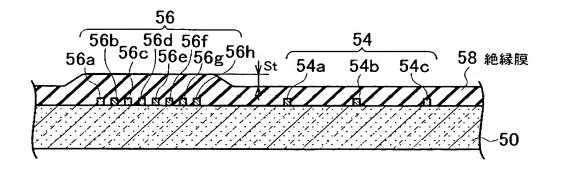


【図17】

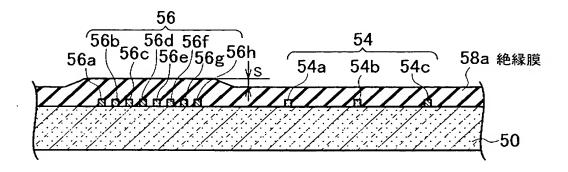


54a~54c:第1の配線 56a~56h:第2の配線

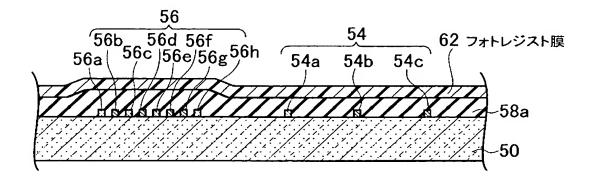
[図18]



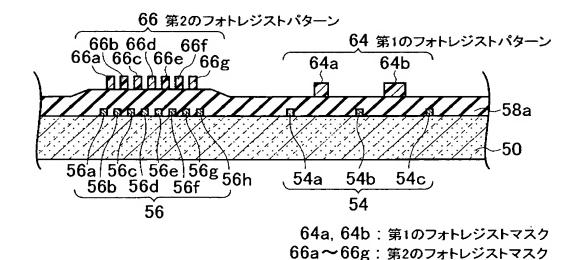
【図19】



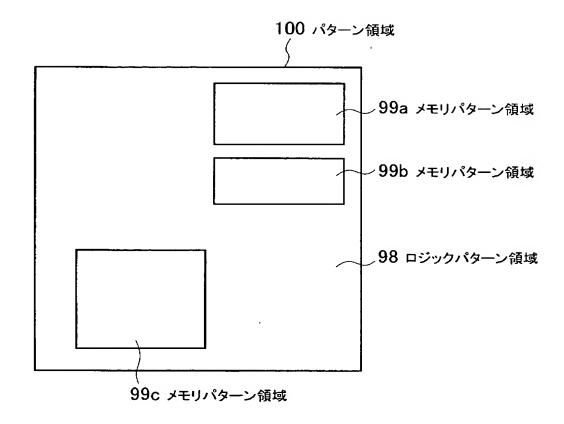
【図20】



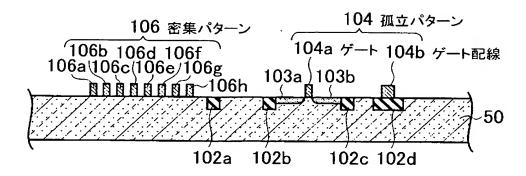
【図21】



【図22】



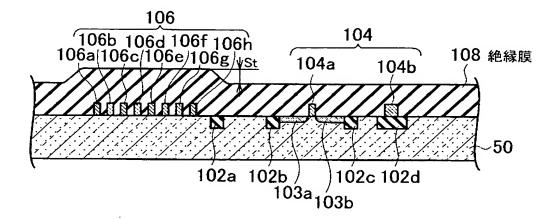
【図23】



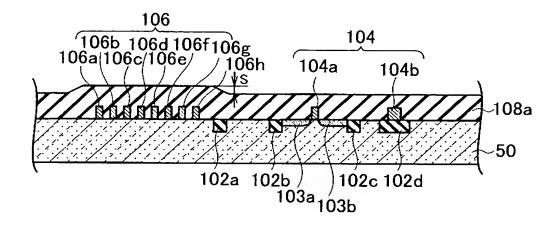
102a~102d:分離領域

103a, 103b: ソース/ドレイン領域 106a~106h: 第1のメモリ配線

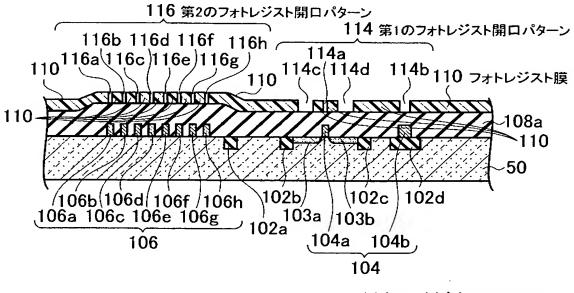
【図24】



【図25】

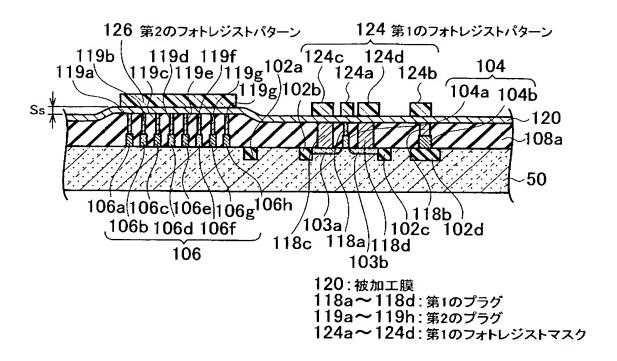


【図26】

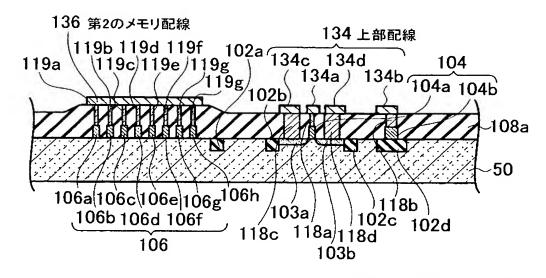


114a~114d:第1の開口部 116a~116h:第2の開口部

【図27】

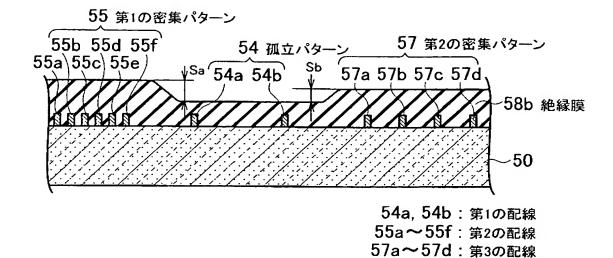


【図28】

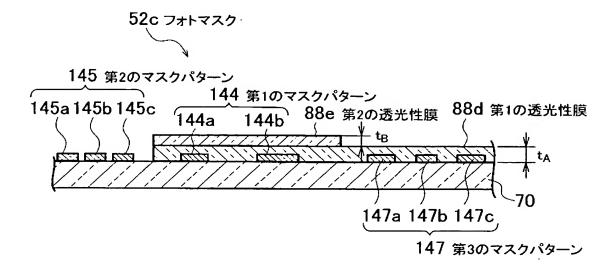


134a~134d:素子配線

【図29】



【図30】



144a,144b:第1のマスク部 145a~145c:第2のマスク部 147a~147c:第3のマスク部

【書類名】要約書

【要約】

【課題】系統的段差が形成された被加工膜に対して適切なマスクパターンの転写が可能なフォトマスクを提供する。

【解決手段】 透明基板 7.0 と、透明基板 7.0 上の一部の領域に配置された第1 のマスクパターン 8.4 と、透明基板 7.0 上の、一部の領域と異なる領域に配置された第2 のマスクパターン 8.6 と、第1 のマスクパターン 8.4 上に設けられ、第2 のマスクパターン 8.6 より第1 のマスクパターン 8.4 の焦点位置を深くする光学的膜厚を有する透光性膜 8.8 とを備える。

【選択図】図1

特願2003-289008

出願人履歴情報

識別番号

[000003078]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住 所

神奈川県川崎市幸区堀川町72番地

氏 名

株式会社東芝

2. 変更年月日

2001年 7月 2日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目1番1号

氏 名

株式会社東芝